もう一度学ぶ電磁気学の世界

第12回
13.56MHz RFIDの実際

ボードの記事　ビギナーズ

小暮裕明

前回は13.56MHz用RFIDシステムのしくみについて調べました．リーダとタグのコイルはアンテナと呼ばれていますが，これらは二つのコイルの磁気的な結合で通信していることがわかりました．コイル相互の関係は結合係数で評価できますが，方形ループなどは簡単な計算によって得られる値です．しかし，実際に使われているコイルは複数巻きで，フィルム状の誘電体に印刷されることもあります．タグはさまざまな物体に貼られ，リーダもケースに収められるため，自由空間にあるコイルについて解いた簡易式は使えなくなります．そこで今回は，実際に使われる複数巻きのコイルを詳しく調べます．　（筆者）

1．コイルの電流と表皮効果

● 6回巻きループのシミュレーション

図1は，Sonnet Lite注1でモデリングした6回巻きのコイルです．離散化したセルの寸法はx，yとも0.5mmで，解析空間（SonnetのBox）のx，yは512mmに設定しました．線路幅と線間は，ともに0.5mmにしています．これはSonnet Liteのメモリ制限である16Mバイトに収まるように調整したモデルです．外周の横は77mm，縦は41mmで，巻き始めと巻き終わりの端にedge viaを付け，一つ下の層（Level 1）で内部ポート（internal port）を設けています．これは「Tools」→「Add Via」→「Edge Via」を選択し，Level 1に描いた短い線路の端をクリックすることで付けられます．その際，Level 1からLevel 0へ上向きにviaを付けるので，事前に「Tools」→「Add Via」→「Up One Level」をチェックしておきます．

Sonnet Liteを用いたアンテナのシミュレーションでは，Boxの寸法に注意する必要があります．900MHz帯の半波長ダイポール・アンテナの場合，Boxの側壁まで1波長程度離しました（本誌2005年4月号，pp.136-144の連載第10回を参照）．また，解析空間の上部と底部は，Top MetalとBottom MetalをFree Spaceにすることで自由空間を設

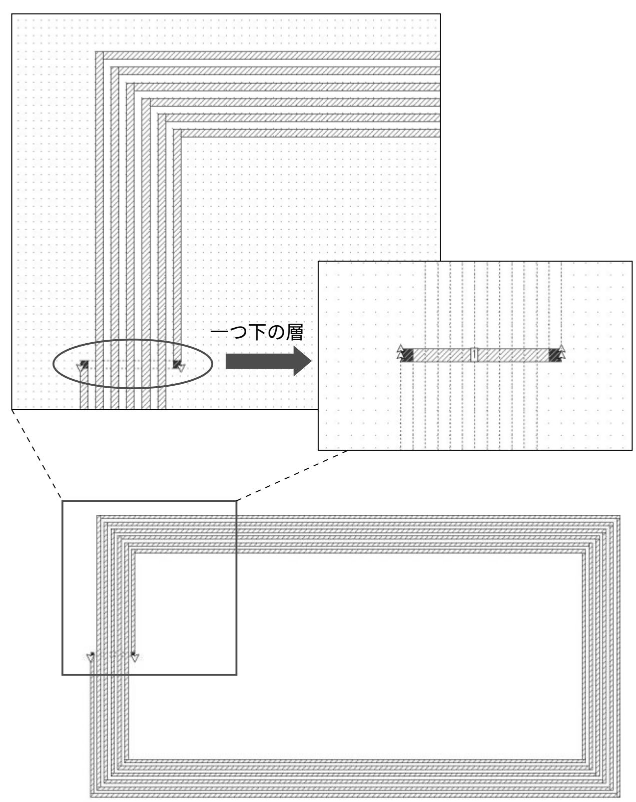


図1　6回巻きのコイル
Sonnet Liteでモデリングしたもの．線路幅と線間は，ともに0.5mm．外周の横は77mm，縦は41mm．巻き始めと巻き終わりの端にedge viaを付け，一つ下の層で内部ポートを設けている．

注1：無償版のSonnet Liteは，本誌2005年4月号のCD-ROMに収録されている．Sonnet技研のWebサイト（http://www.sonnetsoftware.co.jp/）からもダウンロードできる．電磁界シミュレーションの使用事例は，参考文献(1)，(2)を参照．

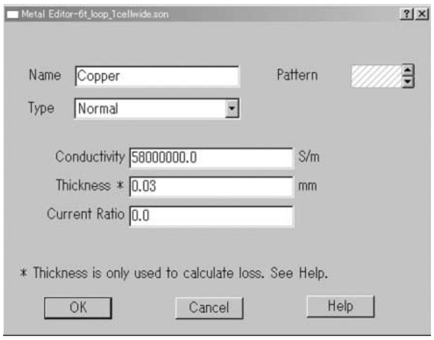


図2　コイルの材質

厚さ30μmの銅．Global LibraryのCopperの特性値であるThicknessを0.03mm（30μm）に設定する．

```
    *  Analysis frequencies: 13.3, 14.65 MHz
.subckt 6t_loop_1cellwide_3 1 GND
C_C1 1 GND 1.136327pf
L_L1 1 2 4463.811nh
R_RL1 2 GND 1.659305
.ends 6t_loop_1cellwide_3
```

図3　6回巻きのコイルのSPICEサブサーキット

「Analysis」→「Output Files...」を選択し，SPICEサブサーキットの出力を設定して得た内容．

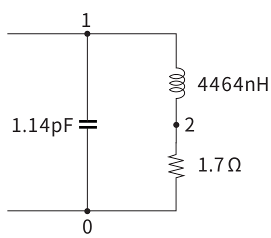


図4
6回巻きコイルの等価回路

13.56MHzに近い周波数における等価回路である．

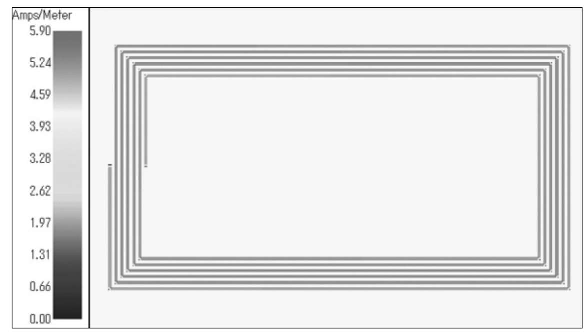


図5　コイル表面の電流

線路の幅方向を一つのセルで表現した場合．周波数はABSスウィープで自動的に計算された13.56MHz．直角曲がり部の先端を除けば，ほとんど同じ値になっている．

定しましたが，**図1**のモデルはこれらのガイドラインには従っていません．それはメモリ容量が16Mバイトを超えてしまうためでもありますが，このモデルでより小さい解析空間に限定できるのは，コイルの直径程度離れた狭い範囲内に分布する磁界を扱うからです．

図2に示すように，コイルの材質は厚さ30μmの銅としました．この特性値は「Circuit」→「Metal Types...」を選択して［Add...］ボタンを押し，「Select metal from library...」でGlobal LibraryのCopper（銅）を選択して得たものです．

図3は，「Analysis」→「Output Files...」を選択し，SPICEサブサーキットの出力を設定して得たファイルの内容で，13.56MHzに近い周波数における等価回路です（本誌2005年5月号，pp.133-140の連載第11回を参照）．この6回巻きコイルは，13.56MHzでは**図4**に示すようなL，C，Rの値を持った回路によって表現できることがわかります．構造は複数巻きのコイルですから，自己インダクタンスLの値で評価できます．Cは線間に電界が生じることで現れるわずかな容量の合計と考えられます．また，線材を銅に設定したため，巻き数に応じたRの値も現れます．

● 電流の偏り

コイル表面の電流は**図5**のようになりました．直角曲がり部の先端を除けば，ほとんど同じ値になっているのがわかります．このモデルはSonnet Liteで動作させるために，線路の幅方向を一つのセルで表現しています．制約のないProfessional版で，例えば幅方向を四つのセルで分割すると，**図6**に示すような線路の縁に沿った強い電流分布が認められます．

高周波では線路の縁に電流が偏るので，**図6**のほうがより現実に近い結果といえます．このモデルで得られたSPICEサブサーキットの出力を**図7**に示します．**図3**とそれほど大きな違いはありません．コイル表面の電流分布を見るとずいぶん異なっているようですが，等価回路から判断すると，Sonnet Liteでも十分役に立ちそうです．

図8は前回（連載第11回）調べた1回巻きコイルです．直角曲がり部を除けば，線路の両端に沿って強い電流の分布が観測されました．電流表示の上でマウスの左ボタンをクリックすると，画面の左下に表面電流の値が表示されるので便利です．この方法で**図8**のさまざまな場所を調べると，線路の内側の縁は，同じ位置の外側の縁よりも強い電流が流れていることがわかります．

しかし6回巻きコイルでは，**図6**のもっとも内側よりの

Column 低い周波数・高い周波数

電源配線上には，電流Iと配線抵抗Rの積の電圧降下（IRドロップ）が発生します．配線が長く，導体の抵抗が大きいと誤動作の要因にもなりますが，マイクロストリップ線路の損失は，三つの周波数レンジで把握する必要があるという報告があります(3)〜(5)．

図A-1は，マイクロストリップ線路における1メートル当たりの抵抗の変化です（周波数目盛りは対数）．

レンジ1：5MHz以下．ここでは1m当たりの抵抗が周波数に対して一定．

レンジ2：5MHz〜4GHz．エッジの特異性が現れるにつれて，損失がしだいに増加していることに注意．

レンジ3：4GHz 以上．ここでは損失が周波数の平方根で増加する．

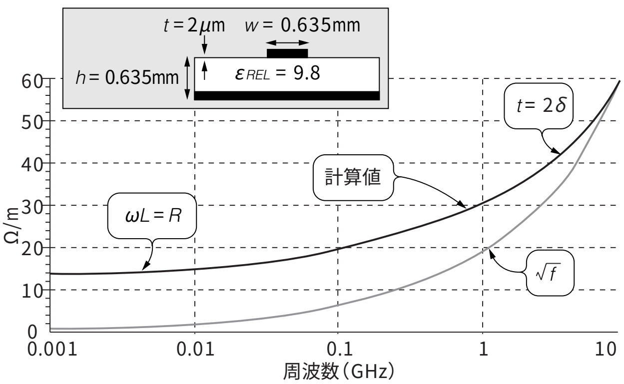
一般的に「マイクロストリップ線路の導体損失は，周波数の平方根に比例して大きくなる」といわれますが，詳しくは三つの周波数レンジで把握する必要があります．

伝送線路の特性インピーダンスZ_0は，以下の式で表されます（**図A-2**，本誌2004年3月号，pp.115-122の連載第2回を参照）．

$$Z_0 = \sqrt{\frac{R + j\omega L}{G + j\omega C}} \quad \cdots\cdots\cdots\cdots\cdots\cdots \text{式(A-1)}$$

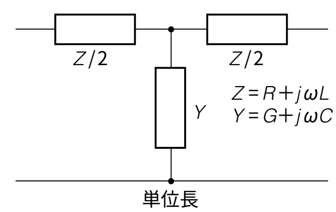
LとCにはω（$= 2\pi f$）が掛かっていますから，高い周波数では式（A-1）は単位長当たりのLとCによって決まります．また，無損失基板を仮定すれば$G = 0$で，低い周波数ではZ_0は単位長当たりのRと分母のCによって決まることを意味します．つまり低い周波数とは，$\omega_L \ll R$となるような周波数と定義されます．

エッジの特異性が始まる周波数を本文中の式（1）で表しましたが，これは厳密な解析で得たものではなく，上記に基づく目安の周波数と考えられます．



図A-1　マイクロストリップ線路の抵抗（1m当たり）の変化

5MHz以下では1m当たりの抵抗が周波数に対して一定．5MHz〜4GHzでは，損失がしだいに増加．4GHz以上では，損失が周波数の平方根で増加する．



図A-2
伝送線路の等価回路

伝送線路の特性インピーダンスZ_0は，高い周波数では単位長当たりのLとCによって決まり，低い周波数では単位長当たりのRと分母のCによって決まる．

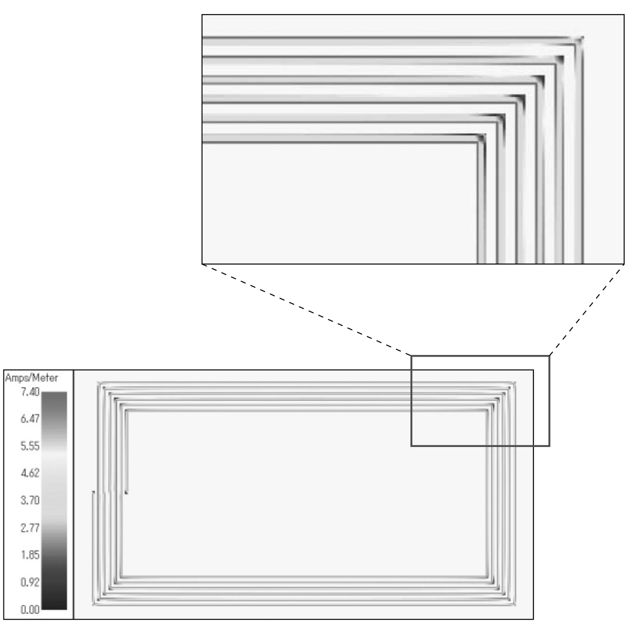


図6　線路幅方向を四つのセルで分割したときの表面電流分布

幅方向を四つのセルで分割した場合．線路の縁に沿った強い電流分布が認められる．

```
    *  Analysis frequencies: 13.3, 14.65 MHz
.subckt 6t_loop_3 1 GND
C_C1 1 GND 1.168849pf
L_L1 1 2 4440.14nh
R_RL1 2 GND 1.896438
.ends 6t_loop_3
```

図7　線路幅方向を四つのセルで分割したときのSPICEサブサーキット

図3と大きな違いはない．

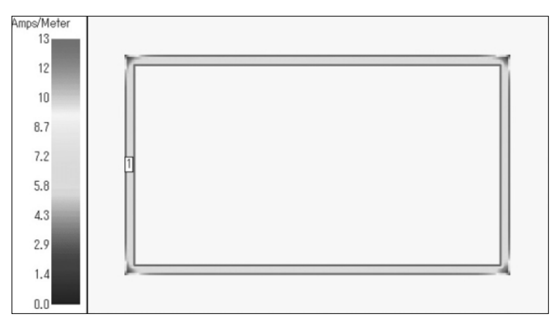
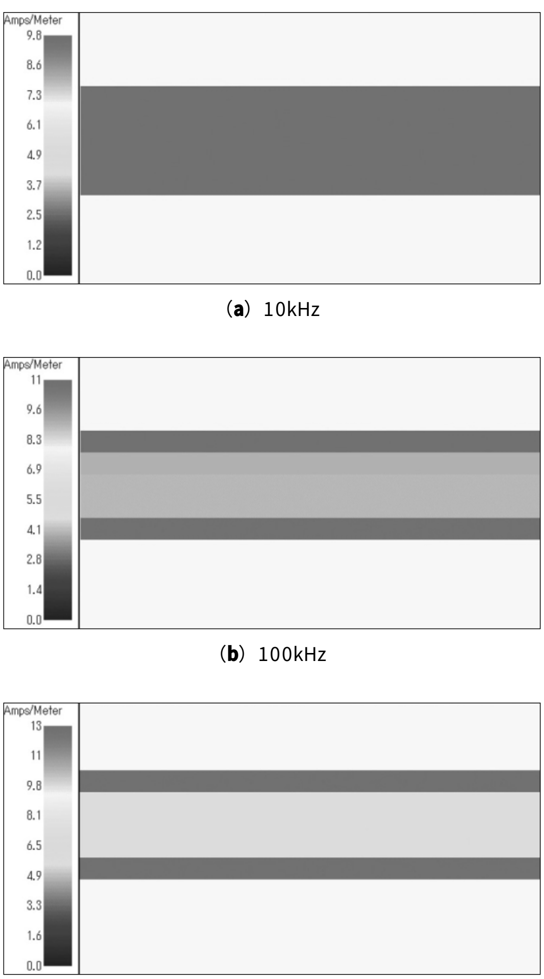


図8　1回巻きコイルの線路幅方向を四つのセルで分割したときの表面電流分布

直角曲がり部を除けば，線路の両端に沿って強い電流の分布が観測されている．

線路などのように，片方にのみ強い電流が分布している領域もあります．また，もっとも外側寄りの線路では，その外側に強い電流が流れているなど，確かな規則性を見いだすことはできません．

図8のような1本の導体線路では，高周波になると両端に沿って強い電流が分布します．これはエッジの特異性(edge singularity)あるいはエッジの偏り[(1),(2)]などと呼ばれており，薄い導体縁(sharp edge)に現れます．直流や低い周波数では，電流は線路幅に渡って一様に分布します．マイクロストリップ線路モデルで検証した結果から，次の式で表される周波数あたりから，エッジの特異性が始まると考えられます[(3),(4)] (p.135のコラム「低い周波数・高い周波数」を参照)．



(**a**) 10kHz

(**b**) 100kHz

(**c**) 1MHz

図9　1回巻きコイルの線路の表面電流分布

10kHzのときは中心と縁部で大きな違いがない．100kHzでは，中心部が約9A/m，縁部が約11A/mである．1MHzでは，中心部が7.3A/m，縁部が14.6A/m．

$$f_{c1} = R / 2\pi L \quad \cdots\cdots (1)$$

ここで，R：線路の単位長当たりの抵抗，

L：線路の単位長当たりのインダクタンス

1回巻き線路に式(1)をそのまま使うことはできませんが，SPICEモデルから得られるLの167nHと，Rの0.06Ωを使って計算すると，f_{c1}は50kHzあたりになります．**図9(a)**は10kHzにおける線路の表面電流分布を拡大表示していますが，中心と縁部で大きな違いはありません．一方，100kHzでは中心部の約9A/mに対して，縁部は約11A/mになりました(**図9(b)**)．同様に1MHzでは7.3A/mと14.6A/m(**図9(c)**)，10MHzでは6.7A/mと15A/m(図は省略)です．このようにエッジの特異性は周波数が高くなるにつれて顕著になりますが，電流が集中するので損失も増します．このように縁部は損失を生じやすいところですから，縁部のセルを細かくして電流を正しく解析することは，損失を含んだ解析を高精度にするためにも重要です．

● 表皮効果とは

この現象を直観的に説明するために，線路導体上の静電荷を考えます．電子は反発してお互いを線路の反対の縁に押しやります．この状態は位置エネルギーを最小にする配位と考えられますが，高周波では電子が往復するものの，同様の現象が生じると考えられます．

導体縁の厚さが無限に小さければ，無限大の電流密度で(無限小の)縁部だけに偏ることになります．しかし，そのように仮定すると，無限の電界が導体を構成する原子を導体縁の外へ跳ばすことになってしまいますから，無限に薄いとは考えられません．金属を構成する原子が電子との衝突によって移動する現象を，エレクトロマイグレーション[注2]と呼んでいます[(5)]．

今度は線路導体の厚みについて考えます．**図1**のモデルでは，**図2**に示すように線路の厚さを30μmとしましたが，画面の下に「設定した厚さは損失の計算でのみ使われる」という注釈が表示されています．金属タイプはNormalですが，この場合は金属の物理的な厚さはゼロでモデリングされます．Sonnetでは，複数枚の金属シートで実際の厚さを表現できます．しかし，いずれにせよ「厚さは損失に影響

注2：エレクトロマイグレーションとは，過大電流によって線路上の金属イオンが移動する現象．金属薄膜配線の断線や配線抵抗の増大の原因となる．

する」ということです．

金属などの良導体を流れる電流は，その周波数が高くなるほど表面近くを流れます．これを表皮効果（skin effect）といいます．これにより，導体の内部に流れる高周波電流は表面からの距離（深さ）に応じて指数関数的に減少します．電磁波が金属に入射するときも「電界が導体のある深さまで侵入する」ことになりますが，これはマクスウェルの方程式によって求められるものです[(6)]．

導体表面の電流振幅に対して，電流振幅が$1/e$になる点が表面からδの距離にあるとき，δを表皮の厚さまたは表皮の深さ（skin depth）と呼んでいます（ここでeは自然対数の底2.718…）．

$$\delta=\sqrt{\frac{2}{\omega\mu\sigma}} \quad \cdots\cdots (2)$$

ここで，ω：角周波数（=2πf），σ：導体の導電率，
μ：透磁率（真空中では$4\pi\times10^{-7}$［H/m］）

また銅の場合，その導電率$\sigma=5.8\times10^{7}$［S/m］から，式(2)は次のようになります．

$$\delta=\frac{0.066}{\sqrt{f}} \quad \cdots\cdots (3)$$

ここで，f：周波数［Hz］

式(3)から，電流は周波数が高くなるにつれて導体の表面により近いところを流れることがわかり，周波数の平方根の逆数できいてくることがわかります．このことから線路の導体損失は$\sqrt{f}$に比例すると近似されることがありますが，これは低い周波数では適用されません（p.135のコラム「低い周波数・高い周波数」を参照）．

図1のモデルでは，式(3)から表皮の厚さは13.56MHzで約18μmになりました．このことから，厚さ36μm以下の線路では表皮効果を防ぐことができます．また，逆に厚さ36μm以上の線路では，電流の流れに寄与しない部分が増えるともいえます．

しかし，表皮効果の影響がない低い周波数における表面抵抗R_{DC}は次式で表されますから，導体が薄くなると損失が増します．

$$R_{DC}=1/\sigma t \quad \cdots\cdots (4)$$

ここで，σ：導電率，t：導体厚

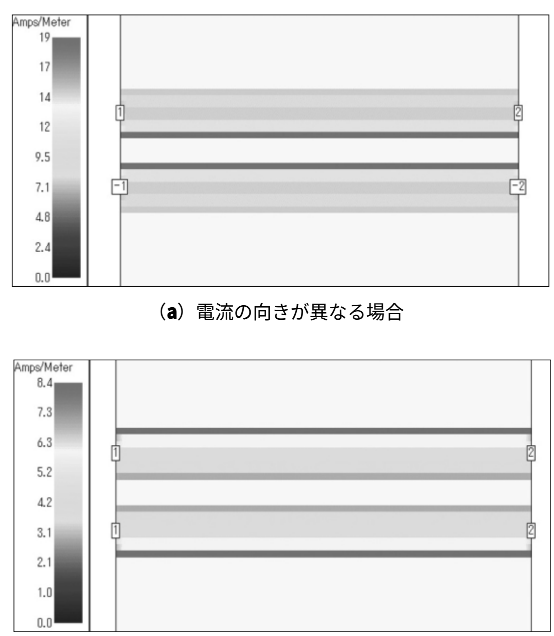
このため，導体損を小さくするためには導体厚を表皮の厚さの2～3倍程度にするべきであるといった指針もあるようです[(4)]．

● 近接効果の影響

複数の導体が接近している場合，それぞれの導体を流れる電流の大きさや方向，周波数は，導体の電流密度分布に影響します．これを近接効果（proximity effect）と言います．

近接している平行2線路では，電流の向きが異なる場合，互いに向き合っている面の電流密度が高くなります．**図10(a)**に示すように，内側の縁の表面電流（約29A/m）は外側の縁の表面電流（約15A/m）よりも大きくなっています．**図10(b)**のように電流の向きが同方向の場合は，外側（約14A/m）のほうが内側（約7A/m）よりも大きくなりました．Sonnetでは，左側のポートを1，－1，右側を2，－2と設定します．

図11はMicro-Stripes[注3]で求めた磁界のようすです．矢印は線路の進行方向に垂直な面上の磁界ベクトルですが，これはアンペアの右ネジの法則（本誌2004年2月号，pp.119-124の連載第1回を参照）を考えれば容易に想像できるでしょう．誌面ではわかりにくいのですが，磁界の強さ



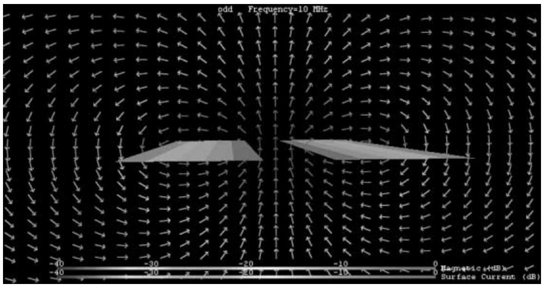
（a）電流の向きが異なる場合

（b）電流の向きが同じ場合

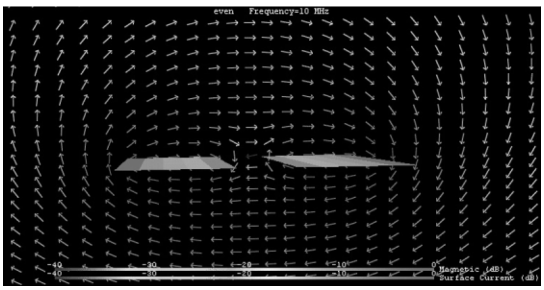
図10　近接している平行2線路の表面電流

電流の方向が異なる場合，内側の縁の表面電流（約29A/m）は外側の縁の表面電流（約15A/m）よりも大きくなる．電流の向きが同じ場合は，外側（約14A/m）のほうが内側（約7A/m）よりも大きくなる．

注3：Micro-Stripes（マイクロストライプス）のWebサイトのURLは，http://www.microstripes.com/



(a) 電流の向きが異なる場合



(b) 電流の向きが同じ場合

図11　近接している平行2線路の磁界のようす
電流の向きが異なる場合，ギャップ部付近がもっとも強くなっており，磁束密度の高いこの付近に強い電流が流れている．電流の向きが同じ方向の場合，ギャップ部付近の対向する位置では，磁界の向きが逆になる．ギャップの中央部で磁界はきわめて弱い．

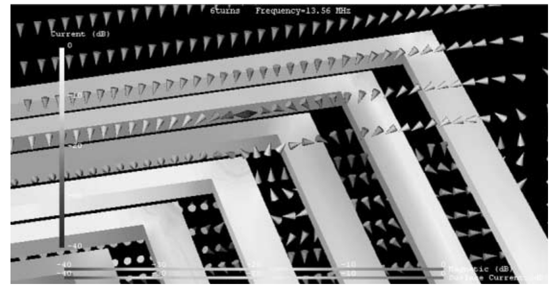


図12　複数の線路が接近している領域の磁界
複数の線路が接近することによって，線路の周りの磁界がより複雑に影響しあう．



図13　100MHzにおける近接している平行2線路の表面電流
周波数が高いほど近接結果は顕著になる．

は色で表示されます．電流の向きが異なる場合，ギャップ部付近がもっとも強くなっており，磁束密度の高いこの付近に強い電流が流れていることがわかります．一方，電流の向きが同じ方向の場合，2本を取り囲むように右回りの磁界が見られますが，ギャップ部付近の対向する位置では，ちょうど磁界の向きが逆になっています．また，ギャップの中央部で磁界がきわめて弱くなっているのもわかります．このことから，外側の縁部付近の磁束密度が高くなり，この付近により強い電流が流れるようになります．

6回巻きコイルの表面電流分布(**図8**)を調べると，線路の片方にのみ強い電流が分布している領域があります．これは複数の線路が接近することによって，線路の周りの磁界がより複雑に影響しあうためと考えられます(**図12**)．

近接効果は表皮効果の一種と考えられ，**図13**の100MHzにおける結果が示すように，周波数が高いほど顕著になります．

2. リーダとコイルの結合

● コイルの巻数は多いほどよいのか？

前回(連載第11回)はタグ側コイルとリーダ側コイルの自己インダクタンスと，両コイルの相互インダクタンスを得て，結合係数で通信の状態を評価しました．両コイルとも1回巻きの例を示しましたが，ここではより現実的な複数巻きの場合を考えます．

1回巻きのコイルに誘導される電圧Uは，次の式で表されました(本誌2004年5月号，pp.131-138の連載第3回を参照)．

$$U = -\frac{d\Phi}{dt} \quad \cdots\cdots(5)$$

ここで，Φ：コイルに交差する磁束の数(鎖交数)

そこで，N回巻きのコイルなら式(5)をN倍すればよいことになります．リーダ側で発生する磁界が同じであれば，タグ側のコイルの巻き数を増やすほど誘導起電力が大きくなることになりますが，実際には最適な巻き数というものが存在します．これは前項で調べたエッジの特異性や近接効果を含む表皮効果によって，コイルの損失抵抗が存在することを考えれば理解できるでしょう．また，表皮効果のない低い周波数でも損失抵抗はありますから，N回巻けば導体損もN倍になるのです．

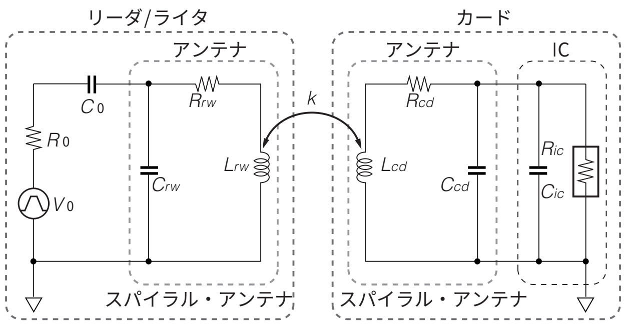
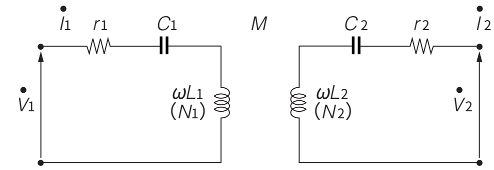


図14　SPICEを用いて解析した電力伝送系等価回路の例(7)
左半分がリーダ側，右半分がタグ側の等価回路．



$\dot{V}_1$：入力電圧　　$\dot{V}_2$：出力電圧
$\dot{I}_1$：1次電流　　$\dot{I}_2$：2次電流
r_1：1次巻き線抵抗　　r_2：2次巻き線抵抗
C_1, C_2：共振用コンデンサ
L_1：1次コイルの自己インダクタンス
L_2：2次コイルの自己インダクタンス
N_1：1次巻き数　　N_2：2次巻き数
M：二つのコイルの間の相互インダクタンス

図15　簡略化した等価回路(8)
コイルに直列にコンデンサを挿入して，1次側（リーダ側），2次側（タグ側）とも直列共振させる．

● 伝送効率を求める

図14は，SPICEを用いて解析した電力伝送系等価回路の例です(7)．左半分がリーダ側，右半分がタグ側の等価回路です．それぞれのアンテナをLC共振させ，相互の関係をコイルの結合係数kで表現しています．この方法は，空間に広がる電磁界の問題をあくまでも回路の問題として等価的に解くため，構成する各素子のパラメータをどのようにモデル化するかで解析の精度が左右されます．

さらに簡略化した等価回路を**図15**に示します(8)．このモデルでは，コイルに直列にコンデンサを挿入し，1次側（リーダ側），2次側（タグ側）とも直列共振させて使うことを前提とします．

2次コイルの出力側に負荷抵抗R_Lが接続されているとすると，1次側回路の損失電力P_1は次の式で表されます．

$$P_1=\left\{\frac{(r_2+R_L)V_1}{\omega_0{}^2M^2+r_1(r_2+R_L)}\right\}^2 r_1 =\left\{\frac{(r_2+R_L)V_1}{\omega_0{}^2K_m{}^2N_1{}^2N_2{}^2+N_1K_{r1}(N_2K_{r2}+R_L)}\right\}^2 N_1K_{r1} \quad \cdots\cdots(6)$$

ここで，K_{r1}，K_{r2}は単位巻き数当たりの抵抗，
K_mは単位巻き数当たりの相互インダクタンス

2次側回路の損失電力P_2，負荷抵抗の消費電力P_Lも同様に表すと，伝送効率ηを求める式が得られます．ηは$P_L/(P_1+P_2+P_L)\times 100$[%]ですから，

$$\eta=\frac{\omega_0{}^2K_m{}^2N_1{}^2N_2{}^2R_L}{N_1K_{r1}(N_2K_{r2}+R_L)^2+\omega_0{}^2K_m{}^2N_1{}^2N_2{}^2(N_2K_{r2}+R_L)}\times 100[\%] \quad \cdots\cdots(7)$$

です．表皮効果がなければ，単位巻き数当たりの抵抗K_rは次の式で表されます．

$$K_r=\ell'/\sigma S \quad \cdots\cdots(8)$$

ここで，ℓ'：ℓ巻の長さ，S：コイルの断面積

式(7)は電気回路の問題として解いた結果ですが，K_mの値は電磁気学の問題として求めます．前回（連載第11回）は長方形コイルの相互インダクタンスを求めました．N回巻きコイルは1回巻きコイルをN個集めたものと考えればよさそうですが，巻き始めと巻き終わりでは長方形の寸法が異なります．そこで，中心からの距離がxのa番目の1次コイルと，中心からの距離がyのb番目の2次コイルの相互インダクタンスK_{mab}を得て，それぞれを組み合わせた相互インダクタンスの平均をK_mとする方法が考えられます(8)．

ここでは中間の巻き数になる3回目あるいは4回目のコイル寸法で概算してみます．1次コイルの巻き数を5回として，2次コイルの巻き数を変化させたときの伝送効率ηは**図16**のようになります．2次コイルが6回巻きのときに最適値が得られました．

式(7)の値は，タグ側の負荷抵抗R_Lによっても変化しますから，この結果は一例です．また両コイル間の距離によってK_mが変わりますが，任意形状のコイルについては手計算が困難になってきます．

まとめ

複数巻きのコイルは，線間に近接効果を生じることがわ

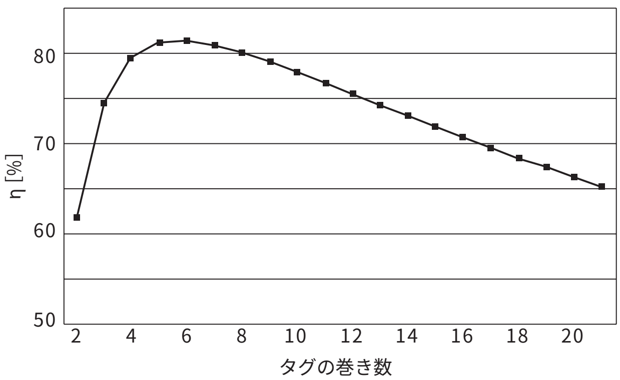


図16　2次コイルの巻き数を変化させたときの伝送効率 η
1次コイルの巻き数5回，コイル間距離10mm．

かりました．これは表皮効果の一種と考えられ，周波数に依存して導体損にも影響します．コイルの巻き数には最適値が存在しますが，電気回路の問題として解いた伝送効率で評価すると，最終的には正確な相互インダクタンスの値が必要になることがわかりました．次回はパソコンを用いて，さまざまなコイルの設計を支援する方法を学びます．

参考・引用*文献

(1) 小暮裕明；電磁界シミュレータで学ぶ高周波の世界，CQ出版社，2003年（第6版）．
(2) 小暮裕明；電磁界シミュレータで学ぶワイヤレスの世界，CQ出版社，2003年（第2版）．
(3) 小暮裕明；シグナル・インテグリティと電磁界解析（後編）――線路の導体損失/三つの周波数レンジ――，pp.135-141，Design Wave Magazine，2001年1月号．
(4) James C. Rautio，Veysel Demir；Microstrip Conductor Loss Models for Electromagnetic Analysis，*IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES*，vol.51，vo.3，Mar. 2003，(http://www.sonnetusa.com/support/downloads/publications/MicCondLoss_Mar03.pdf)．
(5) James C. Rautio；An Investigation of Microstrip Conductor Loss，*microwave*，IEEE，Dec. 2000（http://www.sonnetusa.com/support/publications.asp）．
(6) L. Solymar，中村純二，河村達雄訳；科学技術者のための電磁理論，秀潤社，1992年（第1版第2刷）．
(7) *上坂晃一；非接触ICカード/RFID用アンテナ設計技術，トリケップス，2004年（http://www.catnet.ne.jp/triceps/pub/ws240.htm）．
(8) *柴 建次；第3章 空心型経皮トランス，体内埋込型人工心臓用経皮エネルギー伝送システムに関する研究，東京理科大学大学院 理工学研究科電気工学専攻 平成11年度博士論文．

こぐれ・ひろあき
小暮技術士事務所・技術士（情報工学部門）
http://www.kcejp.com/

＊＊＊＊＊＊＊＊＊＊＊＊＊＊＊ お詫びと訂正 ＊＊＊＊＊＊＊＊＊＊＊＊

2005年5月号，解説「『Icarus Verilog』＋『IVI』の使い勝手を試す」のp.98にあるコラム「Linux版のインストール」で解説したインストール手順に誤りがありました．正しい手順は以下のとおりです．お詫びして訂正いたします．

まず，下記の三つのファイルをダウンロードします．

- ivi-home-tcl-0.4-20031121.tar.gz（GTK関連のパッケージ）
- ivi-verilog-20031009.prepatched.tar.gz
  （IVIと組み合わせるためにパッチを当てたIcarus Verilog）
- ivi-0.4-pre-20031121.tar.gz（IVIのプログラム本体）

次に，Icarus Verilogをインストールします．GNU gperf（ハッシュ関数を生成するツール）がない場合には要求してくるので，http://directory.fsf.org/gperf.htmlなどからgperf-3.0.1.tar.gzをインストールしてください．

```
% tar xvfz ivi-verilog-20031009-prepatched.tar.gz
% cd ivi-verilog-20031009-prepatched
% .configure
% make
% su
% make install
% cd ..
```

次に，GTKのライブラリをコンパイルします．

```
% tar xvfz ivi_home-tcl-0.4-20031121.tar.gz
% mkdir build-tck      ← ディレクトリ名は何でもよい
% cd build-tck
% ../ivi_home-tcl-0.4-20031121/configure
% make
```

最後にIVIをインストールします．

```
-% cd ..
% tar xvfz ivi-0.4-pre-20031121.tar.gz
% mkdir bld_ivi-0.4      ← ディレクトリ名は何でもよい
% cd bld_ivi-0.4
% cp -r ../build-tck/ivi_home .
% ../ivi-0.4-pre-20031121/configure
% make
% make install
```

コンパイルが無事に終了したら，ivi_homeを適当なディレクトリの下にコピーします．